

First Hit☐ **Generate Collection**

L7: Entry 1 of 1

File: JPAB

Jun 8, 1988

PUB-NO: JP363136567A  
DOCUMENT-IDENTIFIER: JP 63136567 A  
TITLE: SEMICONDUCTOR DEVICE

PUBN-DATE: June 8, 1988

## INVENTOR-INFORMATION:

NAME

COUNTRY

SATO, YASUHISA

FURUMURA, YUJI

YOSHIOKA, ISAO

## ASSIGNEE-INFORMATION:

NAME

COUNTRY

FUJITSU LTD

APPL-NO: JP61280772

APPL-DATE: November 27, 1986

US-CL-CURRENT: 257/751

INT-CL (IPC): H01L 29/46

## ABSTRACT:

PURPOSE: To improve barrier properties and conductivity in high-temperature treatment and at a stepped section by using a film consisting of silicon carbide (SiC) as a diffusion barrier layer having conductivity.

CONSTITUTION: A conductive diffusion barrier layer formed by silicon carbide (SiC) is shaped to a semiconductor device. The film such as a polysilicon film 14 is shaped through a CVD method in such a manner that monosilane is flowed and deposited, and phosphorus (P) or arsenic (As) is doped. Propane, trichlorosilane and H<sub>2</sub> are flowed and deposited. A p-type or n-type impurity is doped to an SiC film 17 as occasion demands. An Al wiring 16 is formed in film thickness of 1.0  $\mu$ m through sputtering, thus acquiring polysilicon/SiC/Al structure from a lower section.

COPYRIGHT: (C)1988,JPO&amp;Japio

## ⑫ 公開特許公報(A)

昭63-136567

⑪ Int. Cl.<sup>4</sup>

識別記号

庁内整理番号

⑬ 公開 昭和63年(1988)6月8日

H 01 L 29/46

Z-7638-5F

審査請求 未請求 発明の数 1 (全5頁)

## ⑭ 発明の名称 半導体装置

⑮ 特 願 昭61-280772

⑯ 出 願 昭61(1986)11月27日

⑰ 発 明 者 佐 藤 泰 久 神奈川県川崎市中原区上小田中1015番地 富士通株式会社内

⑱ 発 明 者 古 村 雄 二 神奈川県川崎市中原区上小田中1015番地 富士通株式会社内

⑲ 発 明 者 吉 岡 功 神奈川県川崎市中原区上小田中1015番地 富士通株式会社内

⑳ 出 願 人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地

㉑ 復代理人 弁理士 大管 義之

## 明 細 書

## 1. 発明の名称

半導体装置

## 2. 特許請求の範囲

炭化ケイ素(SiC)で形成した導電性ある拡散バリア層を設けてなる半導体装置。

## 3. 発明の詳細な説明

(概要)

半導体装置において、導電性のある拡散バリア層として炭化ケイ素(SiC)の膜を用いる。

## (産業上の利用分野)

本発明は半導体装置に関し、さらに詳しく言えばSiCで作った導電性のある拡散バリアをもった半導体装置に関する。

## (従来の技術)

半導体装置において、シリコン基板または同基板上に形成された多結晶シリコン(ポリシリコン)は金属配線とコンタクトさせて外部接続と電気的

導通をとらなければならない。

かかる構造は第4図に断面図で示され、図中、11は半導体基板例えばp型のシリコン基板、12は同基板に形成されたn<sup>+</sup>型領域、13は絶縁膜(例えばSiO<sub>2</sub>膜)、14は1000Åの膜厚のポリシリコン膜、18は500Åの膜厚のチタン(Ti)膜、15は1000Åの膜厚の窒化チタン(TiN)膜、16は金属膜例えば1.0μmの膜厚のアルミニウム(Al)配線を示す。n<sup>+</sup>型領域12とAl配線16との間のコンタクトをとるためにポリシリコン膜14を設ける理由は、n<sup>+</sup>型領域形成のための不純物拡散において不純物を例えばイオン注入法によって注入するときにポリシリコン膜を通してイオン注入するとn<sup>+</sup>型領域の拡散深さを小に(浅く)することができて集積回路の微細化に有効であり、またAlが単結晶シリコン中に入って接合(ジャンクション)を破壊してショートを超したり、またはシリコン基板のシリコンがAl中に入ってAl配線の抵抗を増加することを防止するなどの目的のためである。

TiN 膜を設ける理由について説明すると、半導体装置製造過程で、金属配線形成後熱処理工程を経なければならず、そのとき、シリコンと金属が反応して金属の種類によりケイ化物（例えば  $\text{HfSi}_2$ 、 $\text{MoSi}_2$  など）を形成したり、固溶したり、再析出したり（ $\text{Al-Si}$  の形成）する。かかるケイ化物やシリコンの再析出物の形成は電気抵抗率の極端な増大やジャンクションの破壊、コンタクト抵抗の増大につながるため、それらを防止するため TiN 膜を形成するもので、TiN 膜は拡散バリア層またはバリアメタルと呼称される。拡散バリア層としてはチタン・タングステン (TiW) などで作った膜も用いられる。

Ti 膜 18 を設ける理由について説明すると、TiN 膜とシリコン基板を直接接触させるとコンタクト抵抗が大きくなり、場合によっては、オーミックコンタクトが得られない場合がある。コンタクト抵抗の小さい良好なオーミックコンタクトを得るために、TiN 膜とシリコン基板との間にチタン (Ti) 膜 18 を挟む。

〔問題点を解決するための手段〕

第 1 図は本発明の第 1 実施例の断面図で、図中、17 は従来の TiN 膜 35 に代る SiC 膜である。

本発明においては、バリア層として SiC を用いるものである。

〔作用〕

SiC は、熔点が  $2800^\circ\text{C}$  の基本的に共有結合をもつ安定した構造のものであるのでバリア性に優れ、また第 1 図に示した下地に段差がある構造においても、SiC は CVD 法で高温で成長するため段差部でも平坦部と同様な性質をもった SiC 膜が成長する。

〔実施例〕

以下、図面を参照して本発明実施例を詳細に説明する。

第 1 図を参照すると、従来例の TiN の拡散バリア層 15 は SiC 膜 17 で代えられている。第 1 図の構造を作るには、ポリシリコン膜を CVD 法により、

〔発明が解決しようとする問題点〕

再び第 4 図を参照すると、下地の  $\text{SiO}_2$  膜 33 に段差がある場合に、 $450^\circ\text{C}$  で、30 分の熱処理を加えた場合に、下地の段差部分で TiN 膜のバリア性が劣化し、シリコンと Al が相互に拡散することが認められた。その理由としては、段差部においては、TiN 膜の中にバリア性の劣る  $\text{Ti}_2\text{N}$  膜を含有するためではないかと考えられる。

また、シリコン基板上に直接タングステン膜を形成して  $800^\circ\text{C}$  以上の熱処理をなした場合に、タングステンとシリコン基板の界面において  $\text{W} + \text{Si} \rightarrow \text{WSi}$  の反応が発生することも確かめられ、このことは  $\text{Si}/\text{W}$  構造が熱的に不安定でバリア性が良くないことを示す。

本発明はこのような点に鑑みて創作されたもので、高温処理において、または段差部において、十分なバリア性をもち導電性があり、かつシリコン基板と配線金属との両方に対し、低いコンタクト抵抗を有する拡散バリア層を提供することを目的とする。

温度  $620^\circ\text{C}$  でモノシラン ( $\text{SiH}_4$ ) を流し、圧力 15Pa で 1000Å 堆積し、続いて磷 (P) または砒素 (As) をドーピングする。

次いで、同じく CVD 法により、 $1000^\circ\text{C}$  でプロパン ( $\text{C}_3\text{H}_8$ )  $40\text{cc}/\text{min}$ 、トリクロロシラン ( $\text{SiHCl}_3$ )  $0.7\text{L}/\text{min}$ 、 $(\text{H}_2)$   $7\text{L}/\text{min}$  を流し、圧力 200Pa で約 5 分間堆積することにより膜厚約 1000Å の SiC が得られた。次いで SiC 膜 17 に場合により p 型または n 型不純物をドーピングする。

次に、Al 膜 16 をスパッタで  $1.0\ \mu\text{m}$  の膜厚に形成し、下からポリシリコン/SiC/Al 構造を得た。かかる Al 配線に  $450^\circ\text{C}$  で、30 分の熱処理を実施したところ、シリコンとアルミニウムの相互拡散は全く認められず、SiC がすぐれた拡散バリア性を示すことが確認された。

下地はポリシリコンに限定されるものでなく、単結晶や金属でもよく、また上の層は Al 以外の金属やポリシリコンであってもよい。

SiC 膜成長装置の配置例は第 2 図に示され、問

図において、21は反応炉となる石英管で、そのまわりにはオキシレート23によって8 MHzのRFを与えられるコイル22が配置され、石英管21には、 $C_2H_2$ ガスがマス・フロー・コントローラ(M.F.)24を通し、 $SiHCl_3$ が気化コントローラ(V.C.)25とM.F.24を通し、また  $H_2$  がM.F.24を通して供給され、石英管21はメカニカル・ブースト(M.B.)ポンプ26とロータリ・ポンプ(R.P.)27によって排気され、石英管21内でシリコン基板11はカーボンサセプト28上に配置される。

本発明者の行った実験において、SiCは、1000℃で $C_2H_2$ は40 sccm、 $SiHCl_3$ は0.7 slm、 $H_2$ は0.7 slm流して圧力200 Paにしたとき成長速度20nm/minが得られ、p型(100) Si基板またはポリシリコン上に100nm堆積した。W、モリブデン(Mo)はロードロックタイプのDCマグネトロンスパッタ装置を用いて、ドライエッチングで自然酸化膜を除去した後、基板加熱なしで100nm堆積した。 $N_2$  600Paで1000℃までの熱処理を行い、電気抵抗率( $\rho$ )、SIMSによるW、C、Siの深さ

表1 種々の構造における電気抵抗率( $\mu\Omega\text{cm}$ )

サンプル No	構造 (下層から)	堆積時	800℃ アニール	1000℃ アニール
1	Si/SiO <sub>2</sub> /W	17.5	—	14.5
2	Si/SiC/W	19.7	17.7	15.7
3	Si/SiO <sub>2</sub> / ポリシリコン / SiC / W	20.5	—	17.1
4	Si/SiO <sub>2</sub> / ポリシリコン / SiC / Mo	15.1	—	18.2

Si/SiC/W構造の熱的安定性(バリア性)についての実験におけるSIMS分析結果を第3図に示す。同図において、上段はエッチング前、下段はエッチング後を示す。

(i) 1000℃でW中にSiは拡散しているが(上段)、(ii) SiC中へのWの拡散は認められない(下段)。

X線回折について言うと、表2に示される如く、

方向の分析、X線回折ピークの変化からバリア性を評価した。なお、Si/W(Mo)またはSi/SiO<sub>2</sub>/ポリシリコン/W(Mo)の構造については、シリサイド化反応が起こり、体積が収縮してストレスが大になり、シリサイド膜が割れたため、抵抗の測定や分析はできなかった。

表1にアニール前後のW、Moの電気抵抗率( $\rho$ )を示す。サンプルNo 2の(100) Si上のSiCは(100)に配向し、表面は滑らかであった。SiC上に体積したWはSiO<sub>2</sub>上のものに比べ抵抗率が高い。1000℃の熱処理でもシリサイド化せず、抵抗率は減少し、SiCのバリアの有効性が確認された。

(i) SiC上のWは1000℃アニール後Wのままであり、シリサイド化することがなく、(ii) Wのピークの高さは大きくなることが認められた。

表2 WのX線回折強度と $\rho$ 

	SiO <sub>2</sub> 上		SiC 上	
	アニール前	1000℃	アニール前	1000℃
W(220)の強度 (任意単位)	980	1470	710	1100
$\rho$ ( $\mu\Omega\text{cm}$ )	17.5	14.5	19.7	15.7

$\rho$ の結果と併せて評価すると、1000℃の熱処理では、W中に若干の拡散はみられるものの、相互拡散はなく、800℃の熱処理の場合と比べ定量的にはほとんど差がなく、SiCは実用上十分な拡散バリア層を示すことが認められた。

(発明の効果)

以上述べてきたように本発明によれば、拡散バ

リア層としてSiCを用いることにより、バリア性が向上し、例えば第1図と第3図の例を比較すると、TiNの代りにSiCを用いることにより、AlとSiの相互拡散は完全に抑えられかつコンタクト補償用のTi層が不要になり、半導体装置の集積度を高めるについて効果大である。

#### 4. 図面の簡単な説明

第1図は本発明実施例断面図、

第2図はSiC膜成長装置の断面図、

第3図はSi/SiC/WのSIMS深さ方向プロファイルの図、

第4図は従来例断面図である。

第1図、第2図および第4図において、

11はシリコン基板、

12はn<sup>+</sup>型領域、

13はSiO<sub>2</sub>膜、

14はポリシリコン膜、

15はTiN膜、

16はAl配線、

17はSiC膜、

18はTi膜、

21は石英管、

22はコイル、

23はオシレータ、

24はマス・フロー・コントローラ、

25は気化コントローラ、

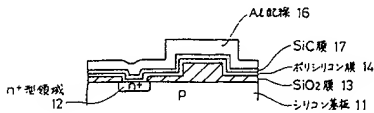
26はメカニカル・ブースタ・ポンプ、

27はロータリ・ポンプ、

28はサセプタである。

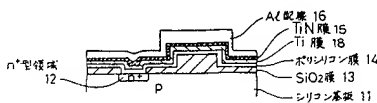
代理人 弁理士 久木元 彰

復代理人 弁理士 大 菅 義 之



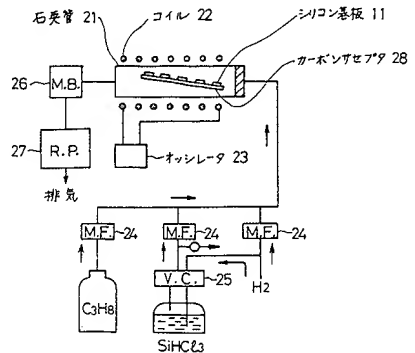
本発明実施例断面図

第1図



従来例断面図

第4図



SiC膜成長装置の配置図

第2図